




5.0 crédits

30.0 h + 30.0 h

2q

Enseignants:	Legat Jean-Didier ;
Langue d'enseignement:	Anglais
Lieu du cours	Louvain-la-Neuve
Ressources en ligne:	> http://moodleucl.uclouvain.be/course/index.php?categoryid=10
Thèmes abordés :	-- Introduction au Verilog (pour les étudiants qui n'ont pas suivi LELEC 2531) -- Les processeurs embarqués et les «soft-cores» de type Nios ou MicroBlaze sur FPGA -- Les périphériques standards d'un processeur et développement d'un périphérique dédié -- Ajout d'instructions spécialisées («custom instructions») à l'architecture du processeur -- Architecture d'un système dual-core. Problématique de la communication entre cores -- Systèmes d'exploitation temps-réel : caractérisation et comparaison -- Etude approfondie d'un OS temps réel open-source (exemple MicroC-OS/II) -- Méthodologie de programmation d'une application sur un OS temps-réel -- Linux embarqué. Développement de driver -- Mise en oeuvre d'une module Wifi connecté à la carte FPGA
Acquis d'apprentissage	Eu égard au référentiel AA du programme « Master ingénieur civil en informatique », ce cours contribue au développement, à l'acquisition et à l'évaluation des acquis d'apprentissage suivants : -- INFO1.1-3 -- INFO2.2-4 -- INFO5.2, INFO5.4-5 -- INFO6.3 Eu égard au référentiel AA du programme « Master [120] en sciences informatiques », ce cours contribue au développement, à l'acquisition et à l'évaluation des acquis d'apprentissage suivants : -- SINF1.M1 -- SINF2.2-4 -- SINF5.2, SINF5.4-5 -- SINF6.3 Les étudiants ayant suivi avec fruit ce cours seront capables de -- mettre en oeuvre un système multi-coeur sur FPGA à partir d'un soft-core de type Nios ou MicroBlaze incluant les périphériques, les mémoires, les caches, ... -- faire un choix argumenté entre des OS temps réel tournant sur un système multi-coeur. -- utiliser un OS temps réel tournant sur un systèmes multi-coeur en tirant avantage de ces forces -- programmer de manière efficace une application avec des contraintes temps-réel en mettant en oeuvre une méthodologie rigoureuse.

	<i>La contribution de cette UE au développement et à la maîtrise des compétences et acquis du (des) programme(s) est accessible à la fin de cette fiche, dans la partie « Programmes/formations proposant cette unité d'enseignement (UE) ».</i>
Modes d'évaluation des acquis des étudiants :	Les modalités de l'évaluation sont précisées sur le site du cours sur Moodle
Méthodes d'enseignement :	Le dispositif pédagogique comporte des séances de cours magistral où les principales thématiques sont expliquées. La mise en application se fait au travers de missions que les étudiants réalisent seuls ou en groupe. Une carte FPGA contenant un Cyclone d'Altera est prêtée à chaque étudiant inscrit au cours afin qu'il puisse développer une expertise personnelle. L'ensemble de la suite logicielle (Quartus, ModelSim, Eclipse, MicroC-'OS/II, ...) est accessible gratuitement.
Bibliographie :	-- Digital Design and Computer Architecture 2nd Ed. - David Money Harris & mp; Sarah L. Harris Morgan Kaufmann Publishers - 2012 - ISBN: 978-0-12-394424-5 -- MicroC OS II: The Real Time Kernel - Jean J. Labrosse
Autres infos :	Préalables: -- LFSAB1202 ou LSINF1140 : bases en électronique -- LFSAB1402 : bases en programmation -- Il est intéressant mais pas nécessaire d'avoir suivi le cours LELEC 2531 - Design and architecture of digital electronic systems
Faculté ou entité en charge:	INFO

Programmes / formations proposant cette unité d'enseignement (UE)				
Intitulé du programme	Sigle	Crédits	Prérequis	Acquis d'apprentissage
Master [120] : ingénieur civil en informatique	INFO2M	5	-	
Master [120] en sciences informatiques	SINF2M	5	-	
Master [120] : ingénieur civil électromécanicien	ELME2M	5	-	
Master [120] : ingénieur civil électricien	ELEC2M	5	-	