




5.00 crédits	30.0 h + 30.0 h	Q1
--------------	-----------------	----

Enseignants	Andraud Martin ;
Langue d'enseignement	Anglais > Facilités pour suivre le cours en français
Lieu du cours	Louvain-la-Neuve
Thèmes abordés	Circuits logiques combinatoires et séquentiels. Blocs logiques (ALU, registres, ...). Langage de conception et de simulation à haut niveau Verilog. Microarchitecture d'un processeur RISC 32-bit (microarchitecture à un cycle, à multicycle et à pipeline). Architecture d'un microcontrôleur et des principaux périphériques.
Acquis d'apprentissage	<p>A la fin de cette unité d'enseignement, l'étudiant est capable de :</p> <p>Eu égard au référentiel AA du programme « Master ingénieur civil électriciens », ce cours contribue au développement, à l'acquisition et à l'évaluation des acquis d'apprentissage suivants :</p> <ul style="list-style-type: none"> • AA1.1, AA1.2 • AA2.1, AA2.2, AA2.3, AA2.4 • AA5.3 • AA6.1 <p>A l'issue de cet enseignement, les étudiants seront en mesure de :</p> <ul style="list-style-type: none"> • comprendre le fonctionnement des circuits digitaux (circuits combinatoires, circuits séquentiels); • comprendre l'architecture des circuits programmables (FPGA); • simuler et synthétiser des circuits digitaux dans un langage tel que le Verilog ou le VHDL; • appréhender l'architecture d'un processeur RISC; • utiliser et programmer un microcontrôleur; • comprendre et mettre en oeuvre un système électronique digital.
Modes d'évaluation des acquis des étudiants	L'évaluation se base sur une évaluation continue durant l'année académique. Les modalités pratiques sont précisées sur le site du cours.
Méthodes d'enseignement	<ul style="list-style-type: none"> • Le cours se divise en trois parties (plus une pour le projet), pour lesquelles l'apprentissage se base sur différentes méthodes complémentaires: <ul style="list-style-type: none"> • Session de discussion (cours) au début de chaque partie pour avoir une vision globale sur le sujet • Travail individuel avec exercices durant chaque partie (basé sur le livre de référence) • Session de récap (cours) à la fin de chaque partie pour revoir l'essentiel des connaissances • Chaque étudiant (ou groupe de 2 étudiants) a à sa disposition durant le quadrimestre un système électronique comprenant un FPGA connecté à un RaspberryPI
Contenu	<ul style="list-style-type: none"> • Logique combinatoire • Logique séquentielle • Technologie d'implémentation • Langage de simulation et de synthèse Verilog • Principaux circuits logiques : circuits arithmétiques, mémoires, circuits programmables • Architecture et microarchitecture du processeur ARM • Les mémoires (caches, ...) • Périphériques et les principaux systèmes de communications
Ressources en ligne	Moodle http://moodleucl.uclouvain.be/enrol/index.php?id=4
Bibliographie	Digital Design and Computer Architecture - David Money Harris @ Sarah L. Harris - 2007, Elsevier
Autres infos	Néant
Faculté ou entité en charge:	ELEC

Programmes / formations proposant cette unité d'enseignement (UE)				
Intitulé du programme	Sigle	Crédits	Prérequis	Acquis d'apprentissage
Master [120] : ingénieur civil biomédical	GBIO2M	5		
Master [120] : ingénieur civil électricien	ELEC2M	5		
Master [120] : ingénieur civil en informatique	INFO2M	5		
Master [120] : ingénieur civil électromécanicien	ELME2M	5		